

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-111842

(43) 公開日 平成11年(1999) 4月23日

(51) Int.Cl.⁶
H 0 1 L 21/768
21/285

識別記号

3 0 1

F I
H 0 1 L 21/90
21/285

A
C

3 0 1 L

審査請求 未請求 請求項の数11 O L (全 8 頁)

(21) 出願番号 特願平9-266693

(22) 出願日 平成9年(1997) 9月30日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 宮本 孝章

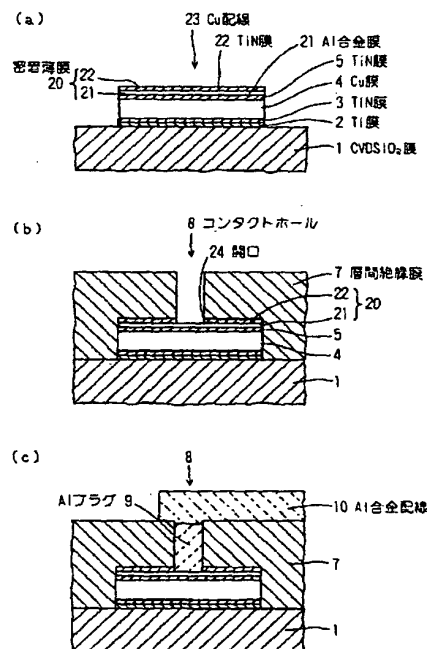
東京都品川区北品川6丁目7番35号 ソニー株式会社内

(54) 【発明の名称】 多層配線構造およびその製造方法

(57) 【要約】

【課題】 Cuを主体とする下層配線と、Alの選択CVD法によるAl埋め込みプラグとが接続する境界面で発生するコンタクト不良を防止した多層配線構造およびその製造方法を提供する。

【解決手段】 Ti膜2、TiN膜3、Cu膜4、TiN膜5およびAl合金膜21とTiN膜22で構成する密着薄膜20をパターンニングして、Cuを主体とする下層配線であるCu配線23を形成し、層間絶縁膜7を堆積した後、コンタクトホール8を形成し、コンタクトホール8底部の密着薄膜20を構成するTiN膜22に開口24を形成して密着薄膜20を構成するAl合金膜21を露呈させ、プラズマクリーニング処理を行った後、Alの選択CVD法によるAlプラグ9を形成し、Al合金配線10を形成する。



【特許請求の範囲】

【請求項1】 Cuを主体とする下層配線と、Alの選択CVD法で形成するAl埋め込みプラグとを有する多層配線構造において、

下層バリア膜、Cu膜、上層バリア膜および導電体の密着薄膜とで構成する、Cuを主体とする下層配線を有することを特徴とする多層配線構造。

【請求項2】 前記下層バリア膜は、TiN膜、およびTi膜とTiN膜で構成する膜のうち、いずれか一方であることを特徴とする、請求項1に記載の多層配線構造。

【請求項3】 前記上層バリア膜は、TiN膜であることを特徴とする、請求項1に記載の多層配線構造。

【請求項4】 前記密着薄膜は、Al膜と前記Al膜上のTiN膜とで構成する薄膜、Al合金膜と前記Al合金膜上のTiN膜とで構成する薄膜、および非晶質シリコン薄膜のうち、いずれか一つの膜であることを特徴とする、請求項1に記載の多層配線構造。

【請求項5】 前記密着薄膜の膜厚dは、 $20\text{ nm} \leq d \leq 100\text{ nm}$ であることを特徴とする、請求項1に記載の多層配線構造。

【請求項6】 Cuを主体とする下層配線と、Alの選択CVD法で形成するAl埋め込みプラグとを有する多層配線構造の製造方法において、

絶縁膜上に下層バリア膜、Cu膜、上層バリア膜および導電体の密着薄膜を堆積して、Cuを主体とする下層配線となる導電体膜を形成する工程と、

前記導電体膜をパターンニングして下層配線を形成する工程と、

層間絶縁膜を堆積する工程と、

前記層間絶縁膜をパターンニングして、前記下層配線と上層配線を接続する接続孔を形成する工程と、

前記接続孔底部の前記導電体膜表面および前記接続孔側壁をクリーニングするためのプラズマクリーニング処理工程と、

Alの選択CVD法により、前記接続孔にAl埋め込みプラグを形成する工程とを有することを特徴とする多層配線構造の製造方法。

【請求項7】 前記下層バリア膜は、TiN膜、およびTi膜とTiN膜で構成する膜のうち、いずれか一方であることを特徴とする、請求項6に記載の多層配線構造の製造方法。

【請求項8】 前記上層バリア膜は、TiN膜であることを特徴とする、請求項6に記載の多層配線構造の製造方法。

【請求項9】 前記密着薄膜は、Al膜と前記Al膜上のTiN膜とで構成する薄膜、Al合金膜と前記Al合金膜上のTiN膜とで構成する薄膜、および非晶質シリコン薄膜のうち、いずれか一つの膜であることを特徴とする、請求項6に記載の多層配線構造の製造方法。

【請求項10】 前記密着薄膜が、Al膜と前記Al膜上のTiN膜とで構成する薄膜、およびAl合金膜と前記Al合金膜上のTiN膜とで構成する薄膜のうち、いずれか一方の膜である時は、前記層間絶縁膜の前記接続孔形成後に、前記接続孔底部の前記TiN膜を除去することを特徴とする、請求項9に記載の多層配線構造の製造方法。

【請求項11】 前記密着薄膜の膜厚dは、 $20\text{ nm} \leq d \leq 100\text{ nm}$ であることを特徴とする、請求項6に記載の多層配線構造の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は多層配線構造およびその製造方法に関し、さらに詳しくは、半導体装置における、Cu配線を主体とする下層配線と、Alの選択CVD法で形成されるAl埋め込みプラグとを有する多層配線構造およびその製造方法に関する。

【0002】

【従来の技術】近年、半導体装置の高速化、高集積化への要望に伴って、微細加工技術、低抵抗率配線材料による多層配線技術、低誘電率の層間絶縁膜形成技術等の開発が盛んに行われている。高速化、高集積化した半導体装置においては、半導体装置の構成素子と配線間や下層配線と上部配線間を接続する、層間絶縁膜の接続孔（コンタクトホール）の径は益々微細となり、このコンタクトホールの深さと孔径の比、所謂アスペクト比が益々大きくなってきている。

【0003】従来、この高アスペクト比のコンタクトホールに形成される配線として、CVD法によるブランケットW膜を用いて形成するタングステンプラグ、Wの選択CVD法を用いたタングステンプラグ、Alの高温リフロー法によるコンタクトホールへの配線等がある。しかし、上述した配線形成法は、形成温度が高く、耐熱性の低い低誘電率材料の層間絶縁膜を用いるのが難しいという問題がある。この耐熱性の低い低誘電率材料の層間絶縁膜を用いる際の、コンタクトホールへの配線、即ち埋め込みプラグの形成法として、Alの選択CVD法がある。このAlの選択CVD法によれば、約 210°C でAl埋め込みプラグ（Alプラグ）が形成できるので、耐熱性の低い層間絶縁膜にも対応できる。

【0004】また従来、低抵抗率配線材料としてAl膜又はAl合金膜が用いられてきたが、高集積化した半導体装置にAl又はAl合金配線を用いると、エレクトロマイグレーションやストレスマイグレーションの問題による配線の信頼性に問題が出てきて、Al膜又はAl合金膜の使用が困難な状態となってきている。上記のような問題を解決するため、銅（Cu）を配線材料とした銅配線の技術開発が、近年盛んに行われている。このCuの抵抗率は、約 $1.4\mu\Omega\cdot\text{cm}$ で、Alの抵抗率約 $2.9\mu\Omega\cdot\text{cm}$ の約半分であり、またCu配線のエレ

クトロマイグレーションやストレスマイグレーション耐性はAl配線膜に比べてかなり高いもので、高速で、高集積化した半導体装置の配線材料として、有望視されている。

【0005】上述した高速化、高集積化した半導体装置の作製のため、耐熱性の低い層間絶縁膜に形成されたコンタクトホールにも対応可能な配線、およびエレクトロマイグレーションやストレスマイグレーションの耐性が大きく、抵抗率の低い横方向配線を有する多層配線構造およびその製造方法の従来例として、Cuを主体とする下層配線とAlの選択CVD法によるAlプラグとを有する多層配線構造およびその製造方法の一例を、図3を参照して説明する。まず、図3(a)に示すように、半導体装置の構成要素としてのMOSTランジスタ等が形成された半導体基板(図示省略)に絶縁膜であるCVD SiO₂膜1が形成され、その後構成要素と配線を接続するコンタクトホール(図示省略)およびこのコンタクトホールに形成される配線、所謂埋め込みプラグ(図示省略)を形成した後、Cuを主体とする下層配線を形成するための導電体膜、例えばスパッタリング法を用い、薄いTi膜2とTiN膜3、下層配線の主体となるCu膜4および薄いTiN膜5を堆積する。ここで、薄いTi膜2とTiN膜3は、下層配線の主体となるCu膜4の密着性向上のための膜と拡散防止膜となるバリア膜で、上部の薄いTiN膜5は、外部からの酸素原子の拡散によりCu膜4が酸化して抵抗が増加するのを防止するための拡散防止膜、所謂バリア膜である。

【0006】次に、フォトリソグラフィ技術を用いて、上述した導電体膜のTiN膜5/Cu膜4/TiN膜3/Ti膜2をパターンニングし、Cuを主体とする下層配線、所謂Cu配線6を形成する。

【0007】次に、図3(b)に示すように、低誘電率の層間絶縁膜7を堆積し、その後フォトリソグラフィ技術を用いて、層間絶縁膜7をパターンニングして、Cu配線6と上層配線とを接続するためのコンタクトホール8を形成する。その後、後述するAlの選択CVDによるAlプラグ9形成の障害となる、コンタクトホール形成時のマスクとしたフォトレジスト等の除去やその後の時間経過で、コンタクトホール8底部に露呈したTiN膜5表面に形成された酸化膜や、コンタクトホール8内に形成されるAlプラグの粒状化の原因となる、コンタクトホール8側壁面に付着したコンタクトホール8形成時の有機系反応生成物膜を、BCl₃ガスを含むガス雰囲気中でのプラズマクリーニング処理により除去する。

【0008】次に、図3(c)に示すように、DMAH(Dimethyl-aluminum Hydride: (CH₃)₂AlH)ガスとH₂ガスとを用いる、Alの選択CVD法を用いて、コンタクトホール8内のみにAl膜を選択的に堆積し、Alプラグ9を形成する。その後、上層配線となる導電体を堆積し、この導電

体をパターンニングして、上層配線、例えば加工寸法が大きくて、エレクトロマイグレーション等の発生の虞がない、少量のSi又はSiとCu等を含むAl膜、所謂Al合金膜によるAl合金配線10を形成する。

【0009】なお、図面は省略するが、3層配線以上の多層配線構成の場合においては、上述したAl合金配線10を、例えば上述したCu配線6と同様な導電体膜で構成したCu配線とし、このCu配線を上層配線、即ち3層目配線の下層配線とし、上記の如き工程による下層配線形成よりAlプラグ形成までの工程を繰り返すことにより多層配線を構成し、その後最上層配線、例えば配線の加工寸法が大きくて、エレクトロマイグレーション等の発生の虞がないAl合金膜によるAl合金配線を形成する。

【0010】しかしながら、上述した多層配線構造およびその製造方法においては、Cu配線6とAlプラグとのコンタクト不良が度々発生するという問題がある。なお、この配線のコンタクト不良の解析結果によると、コンタクト不良発生箇所は下層配線としてのCu配線6とAlプラグ9とが接続する境界面であることが判明した。

【0011】

【発明が解決しようとする課題】上記従来の多層配線構造およびその製造方法を採用すると、Cuを主体とする下層配線と、この下層配線と上層配線とを接続するコンタクトホールに形成する、Alの選択CVD法によるAl埋め込みプラグとの境界面で、コンタクト不良が発生するという問題がある。本発明は、上記事情を考慮してなされたものであり、その目的は、Cuを主体とする下層配線と、Alの選択CVD法によるAl埋め込みプラグとが接続する境界面で発生するコンタクト不良を防止した多層配線構造およびその製造方法を提供することにある。

【0012】

【課題を解決するための手段】本発明の多層配線構造およびその製造方法は、上述の課題を解決するために提案するものであり、本発明の多層配線構造は、Cuを主体とする下層配線と、Alの選択CVD法で形成するAl埋め込みプラグとを有する多層配線構造において、下層バリア膜、Cu膜、上層バリア膜および導電体の密着薄膜とで構成する、Cuを主体とする下層配線を有することを特徴とするものである。

【0013】また、本発明の多層配線構造の製造方法は、Cuを主体とする下層配線と、Alの選択CVD法で形成するAl埋め込みプラグとを有する多層配線構造の製造方法において、絶縁膜上に下層バリア膜、Cu膜、上層バリア膜および導電体の密着薄膜を堆積して、Cuを主体とする下層配線となる導電体膜を形成する工程と、導電体膜をパターンニングして下層配線を形成する工程と、層間絶縁膜を堆積する工程と、層間絶縁膜をパ

ターニングして、下層配線と上層配線を接続する接続孔を形成する工程と、接続孔底部の導電体膜表面および接続孔側壁をクリーニングするためのプラズマクリーニング処理工程と、Alの選択CVD法により、接続孔にAl埋め込みプラグを形成する工程とを有することを特徴とするものである。

【0014】本発明によれば、Cuを主体とする下層配線を下層バリア膜、Cu膜、上層バリア膜および導電体の密着薄膜とで構成するため、下層配線とAlの選択CVD法によるAl埋め込みプラグとが接続する境界面での密着性を向上させることができ、下層配線とAl埋め込みプラグとのコンタクト不良を防止することができる。なお、上記下層配線上部の密着薄膜の作用は、Alの選択CVD法によるAl埋め込みプラグ形成初期時における、接続境界面内での均一なAl選択成長に寄与するため、下層配線とAl埋め込みプラグの接続する境界面での密着性を向上させると推論される。従って、信頼性の高い、高速化で高集積化した半導体装置を作製することが可能となる。

【0015】

【発明の実施の形態】以下、本発明の具体的実施の形態例につき、添付図面を参照して説明する。なお従来技術の説明で参照した図3中の構成部分と同様の構成部分には、同一の参照符号を付すものとする。

【0016】実施の形態例1

本実施の形態例は、Cuを主体とする下層配線と、Alの選択CVD法で形成するAl埋め込みプラグとを有する多層配線構造およびその製造方法に本発明を適用した例であり、これを図1を参照して説明する。まず、図1(a)に示すように、半導体装置の構成素子としてのMOSトランジスタ等が形成された半導体基板(図示省略)に絶縁膜、例えばCVD SiO₂膜1が形成され、その後構成素子と配線とを接続するコンタクトホール(図示省略)およびこのコンタクトホールに形成される配線、例えば埋め込みプラグ(図示省略)を形成した後、Cuを主体とする下層配線を構成する導電体膜を堆積する。

【0017】上記導電体膜は、例えばスパッタリング法を用いた、下層バリア膜としての膜厚約20nm程度のTi膜2および膜厚約20nm程度のTiN膜3と、下層配線の主体となる、膜厚約400nm程度のCu膜4と、上層バリア膜とする、膜厚約30nm程度のTiN膜5と、密着薄膜、例えば膜厚約50nm程度のSi又はCuを少量含むAl膜、所謂Al合金膜21と膜厚約20nm程度のTiN膜22とにより密着薄膜20を堆積して形成された導電体膜である。ここで、Ti膜2とTiN膜3は、下層配線の主体となるCu膜4の密着性向上のための膜と拡散防止膜となる下層バリア膜で、TiN膜5は、外部からの酸素原子の拡散によりCu膜4が酸化して抵抗が増加するのを防止するための拡散防止

膜、所謂上層バリア膜であり、密着薄膜20を構成するTiN膜22は、Al合金膜21の酸化を防止するための膜である。なお、密着薄膜20の膜厚dとしては、層間絶縁膜7をエッチングしてコンタクトホール8形成時に、コンタクトホール8底部に密着薄膜20が残存し、密着薄膜20の効果を生じさせる程度の膜厚以上で、しかも後述するCu配線23の高さが高くなり微細加工に悪影響の与える膜厚以下として、 $20\text{nm} \leq d \leq 100\text{nm}$ であることが望ましい。

【0018】次に、パターンニングしたフォトレジスト(図示省略)をマスクとし、ヘリコン波エッチング装置を用いて、上述した下層配線を構成する導電体膜、即ちTiN膜22/Al合金膜21/TiN膜5/Cu膜4/TiN膜3/Ti膜2をエッチングして、Cuを主体とする配線、所謂Cu配線23を形成する。なお、ヘリコン波エッチング装置による、Cu配線23形成時のエッチング条件は、例えば下記のようなものである。

〔Cu配線23形成時のエッチング条件〕

Cl ₂ ガス流量	: 5 sccm
圧力	: 0.05 Pa
ソース・パワー	: 1.5 kW
RFバイアスパワー	: 300 W
ステージ温度	: 250 °C

【0019】次に、図1(b)に示すように、例えばCVD法による酸化膜形成時の反応ガス中にフッ素ガスを混入させて形成するSiOF膜又はポリイミド膜等の有機材料を用いた層間絶縁膜等による、膜厚約600nm程度の低誘電率の層間絶縁膜7を堆積する。その後フォトリソグラフィ技術を用いて、層間絶縁膜7をパターンニングし、Cu配線23と後述するAl合金配線10とを接続するためのコンタクトホール8を形成し、続いてコンタクトホール8底部に露呈した、密着薄膜20を構成するTiN膜22のみエッチングし、TiN膜22に開口24を形成する。なお、TiN膜22の開口24形成は、コンタクトホール8形成後、このコンタクトホール形成時に使用したフォトレジストを除去し、その後にコンタクトホール8の形成された層間絶縁膜7をマスクとしてTiN膜22をエッチングする方法を採ってもよい。この方法によれば、コンタクトホール8底部にTiN膜22がある状態で、コンタクトホール8形成時のフォトレジストを除去するため、フォトレジスト除去工程でのAl合金膜21表面の酸化が防止できる。

【0020】次に、後述するAlの選択CVD法を用いたAlプラグ9形成の障害となる、コンタクトホール形成時のマスクとしたフォトレジスト等の除去やその後の時間経過で、コンタクトホール8底部に露呈したAl合金膜21表面に形成された酸化膜や、コンタクトホール8内に形成されるAlプラグの粒状化の原因となる、コンタクトホール8側壁面に付着したコンタクトホール8形成時の有機系反応生成物膜を、プラズマクリーニング

処理により除去する。なお、このプラズマクリーニング処理条件は、例えば下記のようなものである。

〔プラズマクリーニング処理条件〕

BCl₃ ガス流量 : 300 sccm
 圧力 : 13.3 Pa
 RFパワー : 200 W (13.56 MHz)
 温度 : 20 °C

【0021】次に、図1(c)に示すように、Alの選択CVD法、例えばDMAH (Dimethylaluminum Hydride: (CH₃)₂AlH) ガスとH₂ ガスとを用いるAlの選択CVD法を用いて、コンタクトホール8内のみにAl膜を選択的に堆積するCVD方法を用いて、Alプラグ9を形成する。なお、上述したAlの選択CVD法によるAlプラグ9の形成条件は、例えばCVD装置の反応チャンバ内にH₂ ガスをキャリアガスとしてDMAHガスを導入し、反応チャンバ内の全圧力を266 Pa、DMAHガスの分圧を13.3 Pa、被処理基板の温度を204 °Cとする。なお、このAlプラグ9は、Si又はCu等を少量含ませたAl膜、所謂Al合金膜であってもよい。上述したAlの選択CVD法によるAlプラグ9形成初期においては、コンタクトホール8底部の、Cu配線23上部の密着薄膜20を構成するAl合金膜21上にAl選択成長するので、接続境界面内で均一なAl選択成長が起こると推論され、Cu配線23とAlプラグ9との密着性が向上する。

【0022】次に、上層配線となる導電体膜、例えば配線の加工寸法が大きくて、エレクトロマイグレーション等の発生の虞がない、少量のSi又はSiとCuを含むAl膜、所謂Al合金膜を堆積し、このAl合金膜をパターニングして、Al合金配線10を形成する。

【0023】なお、図面は省略するが、3層配線以上の多層配線構成の場合においては、上述したAl合金配線10とした上層配線を、例えば上述したCu配線23と同様な導電体膜で構成したCu配線とし、このCu配線をこの上層配線、即ち3層目配線の下層配線とし、上記の如き工程による下層配線形成よりAlプラグ形成までの工程を繰り返し行うことで多層配線を構成し、その後最上層配線、例えば配線の加工寸法が大きくて、エレクトロマイグレーション等の発生の虞がないAl合金膜によるAl合金配線を形成する。

【0024】上述した多層配線構造およびその製造方法によれば、Cuを主体とする下層配線であるCu配線23をTiN膜22/Al合金膜21/TiN膜5/Cu膜4/TiN膜3/TiN膜2で構成し、コンタクトホール8部における密着薄膜20を構成するTiN膜22を除去してAl合金膜21を露呈させた後、プラズマクリーニング処理をし、その後にCu配線23と上層配線であるAl合金配線10とを接続するための、Alの選択

CVD法によるAlプラグ9を形成するために、Cu配線23とAlプラグ9との境界面における密着性が向上し、コンタクト不良の発生を防止することができる。

【0025】実施の形態例2

本実施の形態例は、Cuを主体とする下層配線と、Alの選択CVD法で形成するAl埋め込みプラグとを有する多層配線構造およびその製造方法に本発明を適用した例で、実施の形態例1における密着薄膜を非晶質シリコン薄膜とした例であり、これを図2を参照して説明する。まず、図2(a)に示すように、実施の形態例1と同様に、CVDSiO₂膜1上に、Cuを主体とする下層配線を構成する導電体膜を堆積する。本実施の形態例の上記導電体膜は、例えばスパッタリング法を用いて堆積する、下層バリア膜としての膜厚約20 nm程度のTi膜2および膜厚約20 nm程度のTiN膜3と、下層配線の主体となる、膜厚約400 nm程度のCu膜4と、上層バリア膜とする、膜厚約30 nm程度のTiN膜5と、密着薄膜、例えばプラズマCVD法で堆積する膜厚約20 nm程度の非晶質シリコン薄膜(a-Si薄膜)30とを堆積して形成した導電体膜である。なお、このa-Si薄膜30は、a-Si薄膜30形成時の反応ガス中にPH₃ガス等の不純物となるガスを混入して形成する、不純物がドーパしたa-Si薄膜30であってもよい。また、プラズマCVD法によるa-Si薄膜30の代わりに、より低温での堆積が可能な、スパッタリング法による非晶質シリコン膜であってもよい。

【0026】次に、パターニングしたフォトリソグレイ（図示省略）をマスクとし、ヘリコン波エッチング装置を用いた実施の形態例1と同様なエッチング条件により、上述した下層配線を構成する導電体膜、即ちa-Si薄膜30/TiN膜5/Cu膜4/TiN膜3/TiN膜2をエッチングして、Cuを主体とする下層配線、所謂Cu配線31を形成する。

【0027】次に、図2(b)に示すように、例えばCVD法による酸化膜形成時の反応ガス中にフッ素ガスを混入させて形成するSiOF膜又はポリイミド膜等の有機材料を用いた層間絶縁膜等による、膜厚約600 nm程度の低誘電率の層間絶縁膜7を堆積する。その後フォトリソグラフィ技術を用いて、層間絶縁膜7をパターニングし、Cu配線31と後述するAl合金配線10とを接続するためのコンタクトホール8を形成する。

【0028】次に、後述するAlの選択CVD法を用いたAlプラグ9形成の障害となる、コンタクトホール形成時のマスクとしたフォトリソグレイ等の除去やその後の時間経過で、コンタクトホール8底部に露呈したa-Si薄膜30表面に形成された酸化膜や、コンタクトホール8内に形成されるAlプラグの粒状化の原因となる、コンタクトホール8側壁面に付着したコンタクトホール8形成時の有機系反応生成物膜を、実施の形態例1と同様なプラズマクリーニング処理条件によるプラズマクリ

ーニング処理により除去する。

【0029】次に、図2(c)に示すように、Alの選択CVD法、例えばDMAH(Dimethylaluminum Hydride: $(\text{CH}_3)_2\text{AlH}$)ガスと H_2 ガスをを用いるAlの選択CVD法を用いて、コンタクトホール8内のみにAl膜を選択的に堆積するCVD法を用いて、Alプラグ9を形成する。このAlプラグ9の形成条件は、例えば実施の形態例1と同様とする。なお、このAlプラグ9は、Si又はCu等を少量含ませたAl膜、所謂Al合金膜であってもよい。上述したAlの選択CVD法によるAlプラグ9形成初期においては、コンタクトホール8底部の、Cu配線31上部の密着薄膜であるa-Si薄膜30上にAl選択成長するので、接続境界面内で均一なAl選択成長が起こると推論され、Cu配線31とAlプラグ9との密着性が向上する。

【0030】次に、上層配線となる導電体膜、例えば配線の加工寸法が大きくて、エレクトロマイグレーション等の発生の虞がない、少量のSi又はSiとCuを含むAl膜、所謂Al合金膜を堆積し、このAl合金膜をパターンニングして、Al合金配線10を形成する。

【0031】なお、図面は省略するが、3層配線以上の多層配線構成の場合においては、上述したAl合金配線10とした上層配線を、例えば上述したCu配線31と同様な導電体膜で構成したCu配線とし、このCu配線をこの上層配線、即ち3層目配線の下層配線とし、上記の如き工程による下層配線形成よりAlプラグ形成までの工程を繰り返し行うことで多層配線を構成し、その後最上層配線、例えば配線の加工寸法が大きくて、エレクトロマイグレーション等の発生の虞がないAl合金膜によるAl合金配線を形成する。

【0032】上述した多層配線構造およびその製造方法によれば、Cuを主体とする下層配線であるCu配線31をa-Si薄膜30/TiN膜5/Cu膜4/TiN膜3/Ti膜2で構成し、コンタクトホール8底部にCu配線31のa-Si薄膜30を露呈させ、プラズマクリーニング処理をし、その後にCu配線31と上層配線であるAl合金配線10とを接続するための、Alの選択CVD法によるAlプラグ9を形成するために、Cu配線31とAlプラグ9との境界面におけるコンタクト不良の発生を防止することができる。

【0033】以上、本発明を2例の実施の形態例により説明したが、本発明はこれらの実施の形態例に何ら限定されるものではない。例えば、本発明の実施の形態例では、密着薄膜をAl合金膜とTiN膜とで構成する膜、又はa-Si薄膜として説明したが、W、Mo等の高融点金属や WSi_2 、 MoSi_2 等の高融点金属シリサイド膜であってもよい。また、本発明の実施の形態例では、Alの選択CVD法に使用する反応ガスをDMAHガスと H_2 ガスとして説明したが、DMAHガスの代わ

りに、トリイソブチルアルミニウム、トリメチルアミンアラン、ジメチルアミンアラン等を用いてもよい。更に、本発明の実施の形態例では、層間絶縁膜を SiO_2 膜又はポリイミド膜等の低誘電率の層間絶縁膜として説明したが、通常の半導体装置に用いられるBPSG(Boro-Phospho Silicate Glass)や CVD SiO_2 膜等の通常の SiO_2 膜の誘電率による層間絶縁膜を用いてもよいことは明白である。その他、本発明の技術的思想の範囲内で、プロセス装置やプロセス条件は適宜変更が可能である。

【0034】

【発明の効果】以上の説明から明らかなように、本発明の多層配線構造およびその製造方法は、Cuを主体とする下層配線であるCu配線を下層バリア膜、Cu膜、上層バリア膜および導電体の密着薄膜とで構成し、この下層配線と上層配線とを接続するコンタクトホールの配線、所謂埋め込みプラグを、Alの選択CVD法によるAlプラグとすることで、Cu配線とAlプラグの境界面におけるコンタクト不良の発生を防止することができる。従って、信頼性の高い、高速化で高集積化した半導体装置を作製することが可能となる。

【図面の簡単な説明】

【図1】本発明を適用した実施の形態例1の工程を工程順に説明する、多層配線構造の概略断面図で、(a)は CVD SiO_2 膜上に、最上層がAl合金膜とTiN膜とで構成する密着薄膜となっている、Cuを主体とする下層配線であるCu配線を形成した状態、(b)は層間絶縁膜にコンタクトホールを形成し、その後コンタクトホール底部の密着薄膜を構成するTiN膜に開口を形成した状態、(c)はAlの選択CVD法によりAlプラグを形成し、その後上層配線であるAl合金配線を形成した状態である。

【図2】本発明を適用した実施の形態例2の工程を工程順に説明する、多層配線構造の概略断面図で、(a)は CVD SiO_2 膜上に、最上層がa-Si膜による密着薄膜となっている、Cuを主体とする下層配線であるCu配線を形成した状態、(b)は層間絶縁膜にコンタクトホールを形成した状態、(c)はAlの選択CVD法によりAlプラグを形成し、その後上層配線であるAl合金配線を形成した状態である。

【図3】従来例の多層配線構造の製造方法の工程を工程順に説明する、多層配線構造の概略断面図で、(a)は CVD SiO_2 膜上にCuを主体とする下層配線であるCu配線を形成した状態、(b)は層間絶縁膜にコンタクトホールを形成した状態、(c)はAlの選択CVD法によりAlプラグを形成し、その後上層配線であるAl合金配線を形成した状態である。

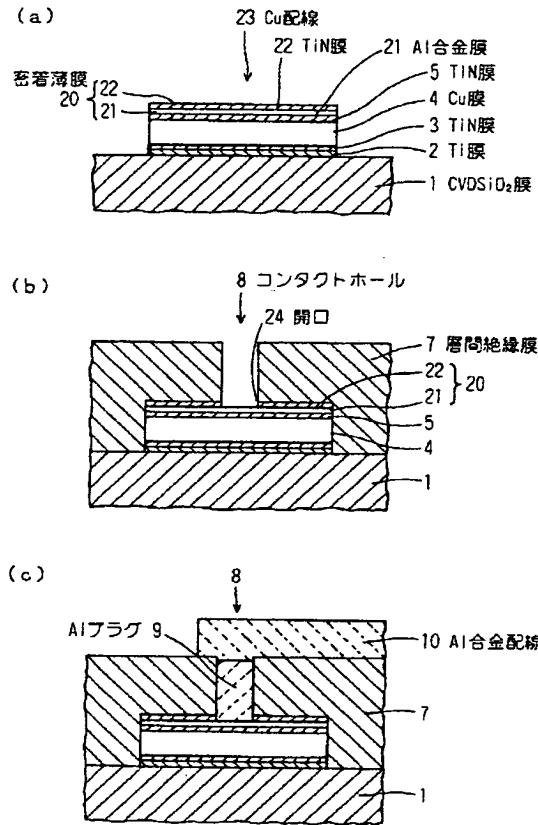
【符号の説明】

1... CVD SiO_2 膜、2...Ti膜、3、5、22...TiN膜、4...Cu膜、6、23、31...Cu配線、7...

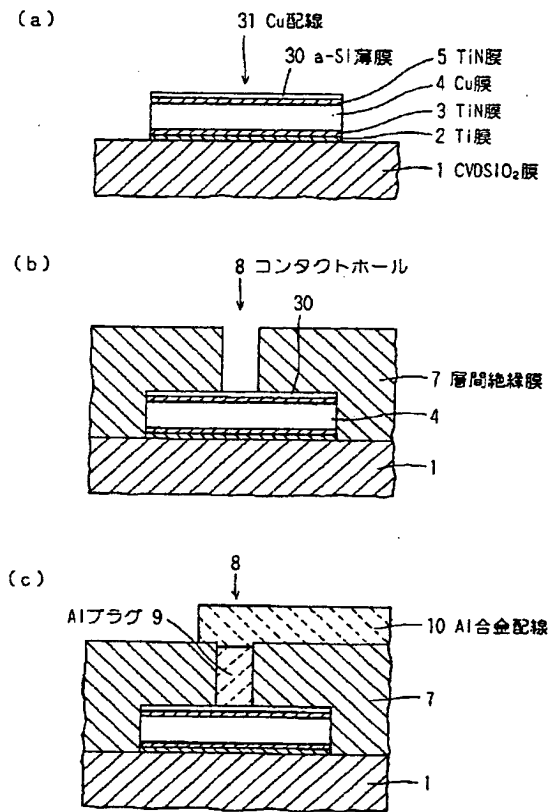
層間絶縁膜、8…コンタクトホール、9…Alプラグ、
10…Al合金配線、20…密着薄膜、21…Al合金

膜、24…開口、30…a-Si薄膜

【図1】



【図2】



【図3】

